

Rancang Bangun Demodulator Bpsk untuk Komunikasi Citra pada Stasiun Bumi

Atika Aprilya, Eko Setijadi, dan Devy Kuswidiastuti

Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember (ITS)

Jl. Arief Rahman Hakim, Surabaya 60111

e-mail: ekoset@ee.its.ac.id

Abstrak— Sistem komunikasi satelit terdiri atas dua konfigurasi yaitu *space segment* (ruas angkasa) dan *ground segment* (ruas bumi). Pada tugas akhir ini dikhususkan pada stasiun bumi yang merupakan suatu *ground segment* yang dapat berfungsi sebagai pemancar maupun penerima. Stasiun bumi pada Tugas Akhir ini hanya membahas pada arah *downlink*, yang hanya menerima data yang dipancarkan dari satelit *pico*. Pada stasiun bumi terdapat berbagai macam modul seperti antenna, *RF Downlink*, *baseband* (demodulator), *decoder* (modul mikrokontroler), dan PC untuk menampilkan hasil pengiriman data berupa citra. Modul demodulator berfungsi mengembalikan sinyal termodulasi ke bentuk semula. Tugas akhir ini bertujuan merancang dan membuat perangkat demodulator BPSK yang bekerja pada *baudrate* 19200 baud/s. Demodulator ini diimplementasikan dengan melalui 3 tahap rancangan, yakni *balanced modulator*, *carrier recovery*, dan *low pass filter*. Pengujian demodulator BPSK ini melalui 3 tahap rancangan agar dapat mengetahui kinerja perangkat secara keseluruhan. Hasil pengujian menunjukkan bahwa demodulator BPSK dapat mendemodulasi sinyal analog dengan *baud rate* 19200 baud/s. Hasilnya telah sesuai dengan spesifikasi rancangan yang dibutuhkan *baseband* pada stasiun bumi.

Kata kunci : stasiun bumi penerima, demodulator BPSK, *balanced modulator*, *carrier recovery*, *low pass filter*.

I. PENDAHULUAN

Kemajuan teknologi komunikasi satelit telah diminati tidak hanya oleh institut-institut pemerintah sebagai keperluan kenegaraan, namun juga bagi perguruan tinggi di Indonesia guna eksperimental studi. Satelit yang saat ini berkembang sebagai eksperimental studi pada perguruan tinggi adalah satelit *pico*, dimana satelit ini sama dengan satelit pada umumnya namun berbeda dalam segi dimensi, massa dan pengorbitannya. Satelit *pico* mempunyai dimensi yang kecil, massa yang kurang dari 1 kg, dan pengorbitannya berada pada lintasan LEO (*low earth orbit*).

Saat ini Institute Teknologi Sepuluh Nopember Surabaya sebagai salah satu perguruan tinggi yang merencanakan pengembangan komunikasi satelit guna eksperimental studi, sedang merencanakan proyek pengembangan komunikasi satelit *pico* yang dimaksudkan dapat melakukan pengiriman citra yang berasal dari kamera pada *payload* satelit ke stasiun bumi dan hanya menggunakan lintasan *downlink* dengan frekuensi S-band 2.4 Ghz. Untuk merealisasikan proyek tersebut, sistem komunikasi antara satelit dan stasiun bumi harus dilengkapi dengan beberapa modul penyusun, salah satunya adalah modul *baseband*. Modul ini terfokus pada sebuah perangkat transmisi data dengan menggunakan sistem modulasi *Binary Phase Shift Keying* (BPSK) yang terletak

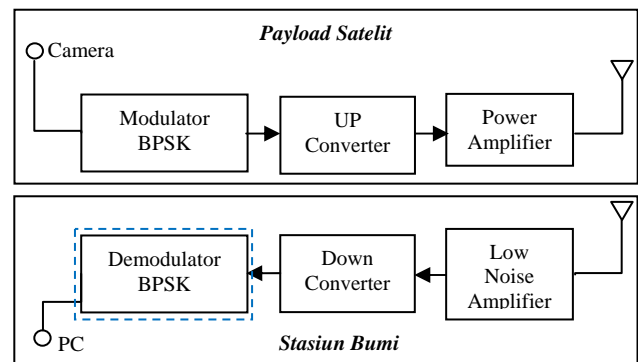
pada stasiun bumi. Modulasi *Binary Phase Shift Keying* (BPSK) lebih banyak digunakan untuk komunikasi satelit, karena BPSK memiliki karakteristik bit error-rate yang rendah [1]. Pada Tugas Akhir ini, akan merancang dan membuat demodulator BPSK untuk stasiun bumi penerima. Demodulator BPSK dimaksudkan untuk mendemodulasi sinyal yang diterima hingga mendapatkan bentuk sinyal asli.

Makalah ini melaporkan mengenai perancangan perangkat demodulator BPSK untuk penerimaan citra pada stasiun bumi, sedangkan perancangan perangkat modulator BPSK pada *payload* satelit dilaporkan pada makalah [2]. Bab II menjelaskan mengenai teori penunjang yang berkaitan dengan perancangan serta implementasi perangkat, khususnya 3 tahap pembentuk demodulator BPSK yakni *balanced modulator*, *carrier recovery*, dan LPF. Tahapan perancangan dan pembuatan perangkat termasuk didalamnya penggunaan komponen penyusun rangkaian dijelaskan pada Bab III, sedangkan hasil pengujian dan pengukuran perangkat serta kesimpulan dijelaskan pada Bab IV dan Bab V.

II. TINJAUAN PUSTAKA

A. Sistem Penerima Stasiun Bumi

Sistem komunikasi satelit terbagi atas dua elemen dasar yaitu *space segment* (ruas angkasa) dan *earth segment* (ruas bumi). Perencanaan pengiriman citra pada makalah ini hanya fokus pada stasiun bumi yang merupakan terminal telekomunikasi yang berada di bumi, perancangan ini menggunakan satu lintasan yakni lintasan *downlink* 2.4GHz, yang berarti stasiun bumi berfungsi hanya sebagai penerima data berupa citra yang berasal dari *payload* satelit. *Payload* satelit dan stasiun bumi terdiri dari beberapa modul penyusun. Blok diagram sistem komunikasi satelit ditunjukkan pada Gambar 1.



Gambar. 1. Blok Diagram Sistem Penerima

Sistem penerima pada stasiun bumi terdiri dari beberapa modul penyusun untuk menerima data citra dari *payload* satelit, yakni antena penerima, RF *downlink* (*low noise amplifier* dan *down converter*), demodulator BPSK, serta modul mikrokontroler yang terhubung ke personal computer (PC). Makalah ini hanya akan membahas tentang modul demodulator BPSK pada stasiun bumi yang berfungsi untuk mengubah sinyal yang berada pada frekuensi IF (*intermediet frequency*) menjadi sinyal *baseband*.

B. Binary Phase Shift Keying

BPSK adalah salah satu teknik modulasi sinyal dengan konversi sinyal digital “0” atau “1” menjadi suatu simbol berupa sinyal kontinyu yang mempunyai dua fase yang berbeda[1]. Pada modulasi BPSK, informasi yang dibawa akan mengubah fase sinyal pembawa, dimana transmisi BPSK mengirimkan satu dari dua sinyal yang mungkin pada interval waktu tertentu dimana sinyal yang dikirim adalah *logic* “0” dan “1”. Bentuk umum persamaan BPSK [1] adalah sebagai berikut.

$$S_n(t) = A \sin(2\pi f_c t + \pi(1 - n)); n = 0,1,\dots, M-1 \quad (1)$$

Dimana:

- A = Amplitudo
- f_c = Frekuensi *carrier*
- M = Jumlah sandi yang tersusun dari *n* bit. (BPSK, M=2)

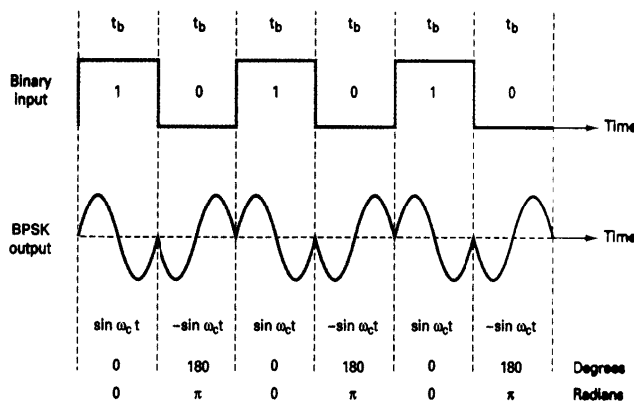
dari persamaan (1), jika input biner adalah *logic* 1 maka persamaan BPSK adalah

$$S1(t) = A \sin(2\pi f_c t + 0^\circ) \quad (2)$$

Jika input biner adalah *logic* 0, maka persamaan BPSK adalah

$$S0(t) = A \sin(2\pi f_c t + 180^\circ) \quad (3)$$

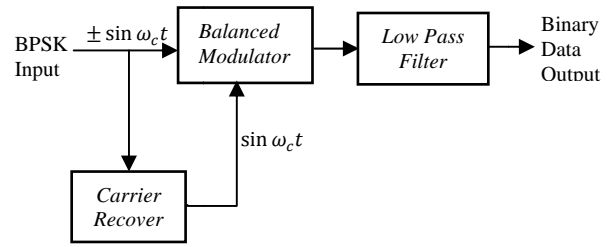
Output dari modulator BPSK menghasilkan sinyal yang termodulasi. Gambar hubungan sinyal digital dengan sinyal termodulasi BPSK ditunjukkan pada Gambar 2.



Gambar. 2. Hubungan sinyal digital dan sinyal termodulasi BPSK [3]

C. Demodulator BPSK

Demodulator merupakan proses kebalikan dari modulator, pada sisi penerima (demodulator) terjadi proses pengambilan kembali sinyal informasi yang ditumpangkan kedalam sinyal pembawa. Blok diagram demodulator BPSK ditunjukkan pada Gambar 3.

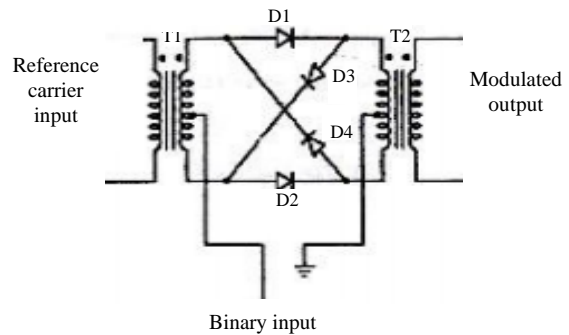


Gambar. 3. Blok diagram demodulator BPSK [3]

Pada blok diagram terlihat, sinyal input mungkin berupa $+ \sin \omega_c t$ atau $- \sin \omega_c t$ yang telah termodulasi BPSK akan dikalikan dengan *carrier recovery*. Balance modulator pada rangkaian demodulator juga berfungsi sebagai product detector, dimana outputnya adalah hasil kali sinyal BPSK dengan sinyal pembawa semula yang ada pada blok diagram diatas diperoleh dari rangkaian *carrier recovery*. LPF berfungsi untuk memisahkan data biner tercover dari spektrum kompleks yang didemodulasi.

D. Balanced modulator

Balanced modulator adalah suatu rangkaian *multiplier* (pengali) dengan dua input yaitu data digital dan sinyal *carrier* (pembawa) yang berasal dari *oscillator* sehingga menghasilkan sinyal termodulasi pada modulator yang siap dikirimkan ke penerima. Pada demodulator juga menggunakan *balanced modulator* yang juga berfungsi untuk mengalikan dua *input* sinyal yaitu sinyal data dan sinyal *carrier*. Namun dalam demodulator BPSK, sinyal data yang menjadi *input* pada *balanced modulator* telah termodulasi BPSK, sedangkan untuk sinyal *carrier* yang akan dikalikan dengan sinyal data berasal dari rangkaian *carrier recovery* yang mempunyai frekuensi sebanding dengan frekuensi sinyal *carrier* yang ada pada modulator. Untuk mengoperasikan *Balanced modulator*, tegangan input digital harus lebih besar dari tegangan puncak gelombang pembawa. Rangkaian *balanced modulator* ditunjukkan pada Gambar 4.

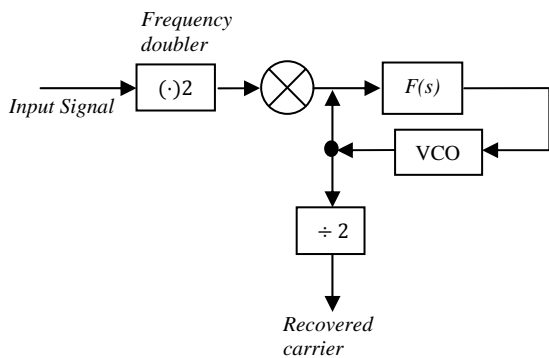


Gambar. 4. *Balanced modulator*[3]

E. Carrier Recovery

Sinyal *carrier* dan *clock* pada *carrier recovery* digunakan untuk mengambil sinyal-sinyal yang berasal dari sinyal digital termodulasi yang bertujuan untuk memaksimalkan efisiensi daya dengan cara menekan sinyal *carrier*, kemudian sinyal *carrier* yang hilang kemudian dibangkitkan kembali. Ada dua metode untuk merealisasikan *carrier recovery* yaitu metode *squaring loop* dan *costas loop*. Metode yang menjadi rujukan pada perancangan ini yaitu metode *squaring loop* yang

ditunjukkan pada Gambar 5 dengan modifikasi pada PLL sehingga metode yang digunakan adalah pengembangan dari metode *squaring loop* yaitu *rise square in carrying*[4].

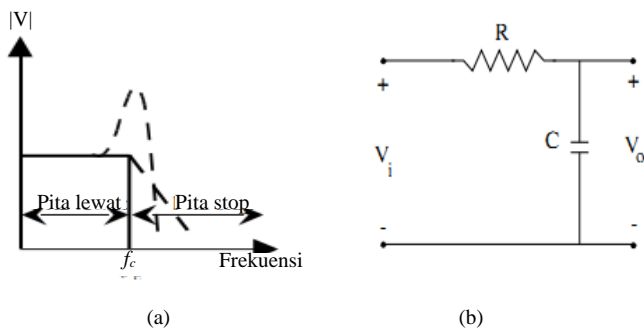


Gambar. 5. Squaring Loop Carrier recovery[5]

Dari gambar terlihat bahwa setelah doubler frekuensi, maka PLL konvensional dapat digunakan untuk memulihkan harmonik sinyal carrier, yang akhirnya menghasilkan output frekuensi ganda dan kemudian dibagi dua dengan menggunakan gerbang logika sederhana untuk memulihkan sinyal *carrier*. PLL konvensional terdiri dari *phase detector*, *loop filter*, VCO. Aplikasi PLL digunakan untuk mengunci frekuensi kerja yang diinginkan. Bagian exciter terdiri dari dua bagian yaitu VCO dan PLL dengan kalkulasi binari dan osilator yang dirangkai secara push-pull. Konfigurasi ini secara umum sudah dibuktikan memiliki banyak kelebihan dalam hal kestabilan dibandingkan sebuah osilator yang bekerja langsung dalam frekuensi yang diinginkan misal (70 MHz). Dalam implementasinya, sistem PLL ini masih ditambah lagi dengan rangkaian pembagi frekuensi pada jalur umpan baliknya, yang berfungsi menurunkan frekuensi keluaran VCO sehingga pada saat dibandingkan oleh detektor fasa, frekuensi referensi dan feedbacknya sudah cukup rendah, pembagi frekuensi yang biasa dipakai adalah *digital divider*.

F. Low Pass Filter

Low pass filter adalah sebuah rangkaian yang tegangan keluarannya tetap dari dc naik sampai ke suatu frekuensi *cut off* (f_c). Ketika frekuensi naik diatas f_c maka tegangan keluarannya diredam. Pada filter LPF yang ideal sinyal dengan frekuensi diatas frekuensi *cut-off* (f_c) tidak akan dilewatkan sama sekali (tegangan output = 0 volt). Rangkaian LPF RC merupakan jenis filter pasif, dengan respon frekuensi yang ditentukan oleh konfigurasi R dan C yang digunakan. Rangkaian dasar LPF dan gambar grafik respon frekuensi LPF ditunjukkan pada Gambar 6.



Gambar. 6. (a) Rangkaian dasar LPF (b) Grafik respon frekuensi LPF[6].

Garis yang penuh adalah gambar untuk *filter* ideal, sedangkan garis putus-putus menunjukkan kurva-kurva untuk LPF yang praktis. Jangkauan yang dipancarkan dikenal sebagai *band pass*. Jangkauan frekuensi yang diperlemah dikenal sebagai *band stop*. Frekuensi *cut off*, f_c juga disebut frekuensi -3 dB, frekuensi sudut, atau frekuensi pematong. Frekuensi *cut-off* (f_c) dari filter pasif lolos bawah (LPF) dengan RC dapat dituliskan dalam persamaan matematik sebagai berikut.

$$f_c = \frac{1}{2\pi RC} \tag{4}$$

Dimana :

f_c = frekuensi *cut-off* (hertz)

R = nilai resistor (ohm)

C = nilai kapasitor (farad)

Rangkaian filter pasif LPF RC diatas terlihat seperti pembagi tegangan menggunakan R. Dimana pada filter LPF RC ini tegangan output diambil pada titik pertemuan RC. Besarnya penguatan tegangan (G) pada filter pasif yang ideal maksimum adalah 1 = 0 dB yang hanya terjadi pada frekuensi sinyal input dibawah frekuensi *cut-off* (f_c). Pada demodulator BPSK, LPF menggunakan rangkaian sederhana RC yang ditambahkan dengan IC *shaping* sebagai pembentuk sinyal kotak.

III. PERANCANGAN DAN IMPLEMENTASI PERANGKAT

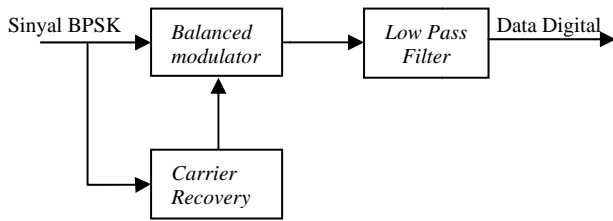
A. Penentuan Kriteria Perancangan

Untuk merancang modem BPSK dibutuhkan penentuan kriteria perancangan. Kriteria perancangan yang dibutuhkan berupa kecepatan transmisi data (*data rate*), dan frekuensi IF yang diinginkan. Nilai kecepatan transmisi data (*baud rate*) yang direncanakan untuk transmisi sebesar 19200 bps. Demodulator BPSK merupakan modulasi *binary* sehingga besarnya *baud rate* sebanding dengan *bit rate* yaitu 19200. Besarnya kecepatan transmisi data disesuaikan dengan besarnya kapasitas citra yang akan ditransmisikan, tipe kamera yang digunakan pada satelit yaitu kamera TTL dengan ukuran gambar 640×480 dan kedalaman bit adalah 8 bit serta memiliki output serial.

Perancangan komunikasi citra ITS-Sat menggunakan frekuensi carrier 2,4 GHz pada arah downlink. Frekuensi sinyal informasi yang dikirimkan dengan carrier 2,4 GHz harus diturunkan hingga mencapai frekuensi IF yang digunakan agar dapat didemodulasi menjadi sinyal informasi pada frekuensi baseband. Demodulator BPSK memiliki *input* frekuensi IF sebesar 70 MHz, besarnya frekuensi IF disesuaikan dengan standar penggunaan Frekuensi IF untuk sistem komunikasi satelit. Frekuensi IF yang menjadi *input* pada demodulator BPSK direncanakan akan dikembalikan ke frekuensi baseband yang berupa frekuensi informasi asli dengan bandwidth 19200 hertz.

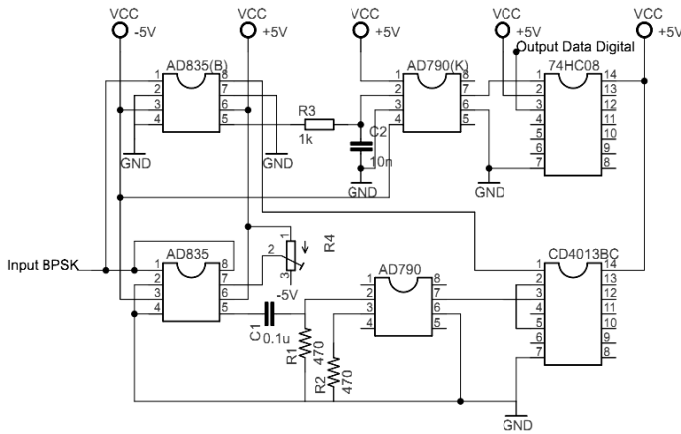
B. Perancangan dan Implementasi Demodulator BPSK

Perancangan demodulator BPSK terdiri dari 3 tahap yaitu perancangan rangkaian *balanced modulator*, *carrier recovery* dan rangkaian LPF. Blok diagram perancangan demodulator BPSK ditunjukkan pada Gambar 7.



Gambar. 7. Perancangan demodulator BPSK

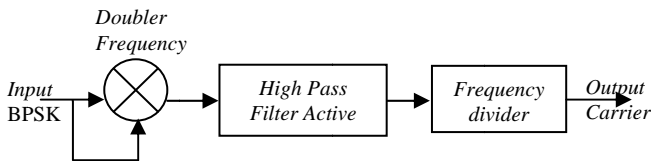
Perancangan demodulator BPSK menggunakan beberapa chip terintegrasi (IC) pada setiap tahap yang kemudian dirancang pada satu skematik dan diimplementasikan pada satu PCB. Skematik demodulator BPSK ditunjukkan pada Gambar 8.



Gambar. 8. Skematik rangkaian demodulator BPSK

Perancangan pertama yaitu *rangkaian balance modulator* menggunakan IC AD835, dimana merupakan chip yang memiliki spesifikasi yang sesuai untuk demodulator BPSK dengan frekuensi kerja IC dapat mencapai 250 Mhz dan terdapat *multiplier* yang sederhana. Ketika sinyal *input* BPSK dan sinyal *input carrier* dimasukkan dalam rangkaian *balanced modulator*, maka sinyal *carrier* tersebut hilang sehingga sinyal yang keluar dari rangkaian *balanced modulator* adalah sinyal informasi yang nantinya akan disaring (*filter*) sehingga kembali ke bentuk sinyal informasi semula berupa sinyal digital 0 dan 1.

Perancangan kedua yaitu *carrier recovery* menggunakan metode *rise squared in carrying* atau teknik pengkuadrat yang merupakan metode *squaring loop* dengan modifikasi pada PLL. Untuk blok diagram perancangan *carrier recovery* ditunjukkan pada Gambar 9.



Gambar. 9. Blok diagram Carrier recovery

Pada blok diagram terlihat bahwa *carrier recovery* dengan metode *rise squared in carrying* dihasilkan dengan menggunakan 3 chip terintegrasi (IC), dimana tipe IC untuk

doubler frequency (pengali frekuensi) menggunakan IC multiplier AD835 dengan mengalikan frekuensi yang sama (frekuensi input termodulasi), kemudian sinyal dilewatkan pada *high pass filter* aktif yang berfungsi untuk meredam noise yang ada pada frekuensi rendah dan melewatkan frekuensi tinggi, filter aktif ini menggunakan rangkaian RC ditambah IC op-amp AD790 *single supply*. Kemudian sinyal dilewatkan pada *frequency divider* menggunakan IC Logic CD4013 yang berfungsi sebagai pembagi frekuensi sehingga menghasilkan output seperti *carrier* semula yang kemudian dikalikan dengan *input* sinyal termodulasi BPSK pada *balanced modulator*.

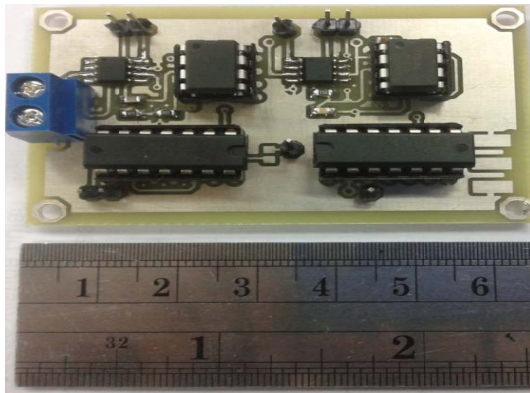
Perancangan ketiga yaitu rangkaian LPF akan ditambahkan dengan rangkaian *shaping* yang merupakan satu kesatuan yang berfungsi untuk mengembalikan bentuk sinyal hasil keluaran *balanced modulator* ke sinyal semula yang berupa sinyal informasi digital. Blok diagram rangkaian LPF yang ditambahkan rangkaian *shaping* ditunjukkan pada gambar 10.



Gambar. 10. Blok diagram rangkaian LPF dan *shaping*

Pada blok diagram terlihat bahwa rangkaian LPF dan *shaping* dibentuk oleh rangkaian RC LPF, IC komparator AD790, dan IC AND Gates 74HC08. Sinyal hasil keluaran *balanced modulator* terdiri dari frekuensi rendah yang merupakan sinyal informasi dan sinyal frekuensi tinggi. Untuk meloloskan sinyal frekuensi rendah atau sinyal informasi dan menekan sinyal frekuensi tinggi maka sinyal hasil perkalian harus difilter menggunakan LPF yang berfungsi untuk meloloskan sinyal frekuensi rendah. Perancangan LPF akan direalisasikan menggunakan rangkaian RC yang disesuaikan dengan nilai yang telah dihitung, kemudian keluaran LPF tersebut menjadi *input* IC komparator. Tipe IC komparator yang digunakan sama dengan IC komparator yang ada pada rangkaian *carrier recovery* dan memiliki prinsip kerja yang sama yaitu membandingkan tegangan *input* (*high* atau *low*) dengan tegangan referensi ($V_{reff} = 0$). Kemudian keluaran komparator diteruskan ke IC AND Gates yang berfungsi untuk mengalikan tegangan *input* (*high* atau *low*) dengan tegangan referensi *high* (5V). *Output* dari rangkaian LPF berupa hasil demodulasi yang sesuai dengan data informasi semula yaitu data digital dengan frekuensi informasi 9600 Hz.

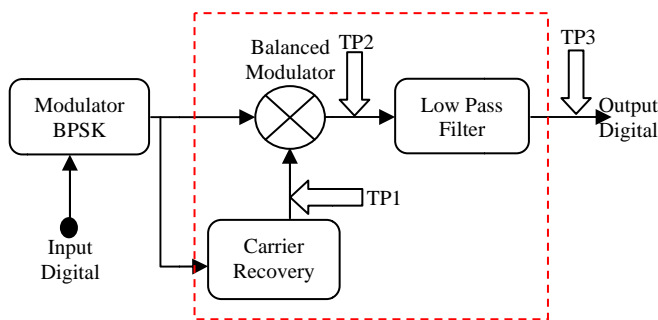
Realisasi hasil perancangan demodulator BPSK berupa perangkat keras ditunjukkan pada Gambar 11. Ukuran dari demodulator BPSK yang telah dibuat adalah 7,8x5,3 cm. *Supply* tegangan pada rangkaian demodulator yaitu 5V dan -5V. Rangkaian demodulator dibuat dengan menggunakan 6 chip terintegrasi (IC), dimana 4 chip menggunakan ukuran biasa sedangkan 2 chip IC lainnya menggunakan ukuran SMD. Rangkaian juga dilengkapi dengan pin header pada setiap test point untuk memudahkan pengukuran setiap output pada tiga tahap pembuatan demodulator BPSK yang telah direalisasikan dalam satu *board* PCB *double layer*.



Gambar. 11. Realisasi demodulator BPSK

IV. PENGUJIAN DAN ANALISA

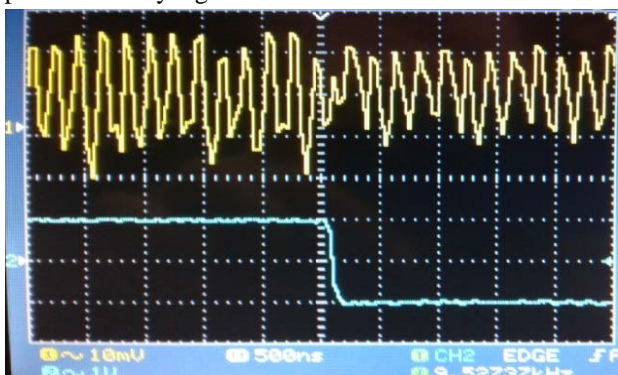
Pengujian dan pengukuran demodulator BPSK dilakukan bertahap pada 3 titik blok sistem pembentuk demodulator BPSK, tahap pertama melakukan pengukuran pada titik *carrier recovery* dengan menggunakan *output* modulator BPSK sebagai *input*an sinyal, kemudian tahapan kedua untuk pengukuran *balance modulator* dengan menggunakan dua *input*an yaitu sinyal yang berasal dari modulator BPSK dan sinyal yang berasal dari *carrier recovery*, dan kemudian tahapan ketiga yaitu pengukuran LPF serta rangkaian *shaping* yang merupakan keluaran terakhir dari demodulator BPSK setelah mengintegrasikan ketiga tahap pembentuk demodulator BPSK tersebut. Blok diagram titik pengujian demodulator BPSK ditunjukkan pada Gambar 12.



Gambar. 12. Blok diagram titik pengujian demodulator BPSK

A. Pengujian dan Pengukuran Carrier recovery

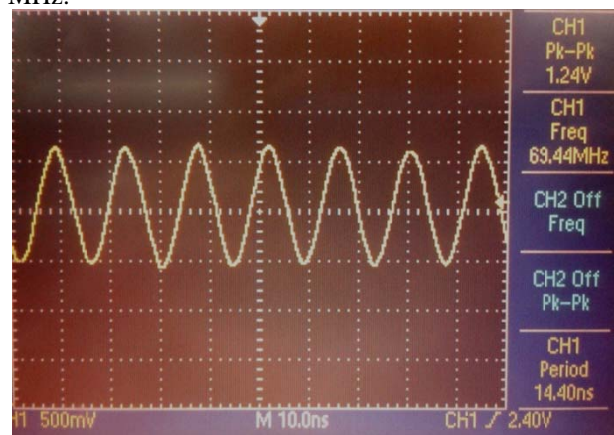
Masukan *carrier recovery* berasal dari keluaran sinyal modulator yang termodulasi pada Gambar 13. dimana *channel 1* merupakan *output* hasil modulasi dan *channel 2* merupakan input data NRZ yang berasal dari function.



Gambar. 13. Output modulator BPSK

Hasil sinyal termodulasi diambil dari satu sampel perubahan bit “1” ke bit “0”, terlihat adanya perubahan pada sinyal *output* yang sesuai dengan teori BPSK. Nilai *time/div* untuk fekuensi 70MHz yaitu $T = 14,28ns$ tetapi pada pengukuran *time/div* yang digunakan untuk pengamatan sebesar 500ns, agar perubahan fasa pada sinyal termodulasi dapat terlihat. nilai $V_{peak-to-peak}$ pada *channel 1* (*output* modulator) sebesar 36mV dan pada *channel 2* (input data digital) sebesar 2,08V.

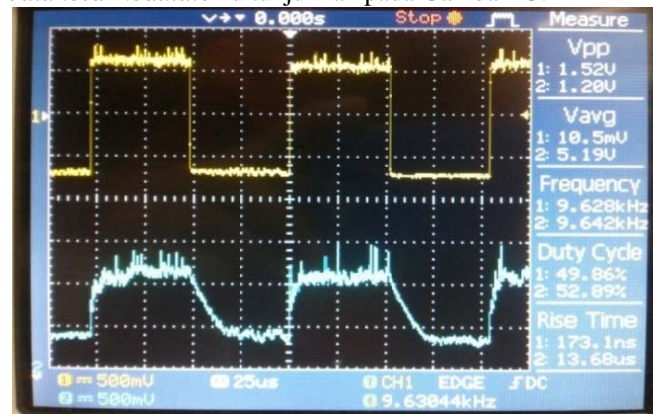
Output modulator BPSK kemudian menjadi input pada *carrier recovery*. Pada *carrier recovery* sinyal termodulasi BPSK akan dikalikan menjadi dua kali lipat, kemudian sinyal frekuensi rendah yang telah tercampur dengan sinyal *carrier* diredam ketika melewati tahap *high pass filter*, kemudian sinyal melewati pembagi frekuensi (*frequency divider*), dimana sinyal yang telah dikuadratkan tersebut dibagi lagi menjadi 2 sehingga sinyal tersebut kembali ke frekuensi semula yang merupakan *output* pada tahap *carrier recovery*. Terlihat pada Gambar 14 yang merupakan *output* dari *carrier recovery*. Parameter hasil pengukuran adalah nilai *time/div* pada *output carrier recovery* sebesar 10 ns sehingga $T = 14,40 ns$, kemudian nilai $V_{peak-to-peak}$ sebesar 1,24V, dengan frekuensi yang tampil pada osiloskop sebesar 69,44 MHz.



Gambar. 14. Output Carrier recovery dengan frekuensi 69,44 MHz

B. Pengujian dan Pengukuran Balanced Modulator

Pengujian dan pengukuran *balanced modulator* pada demodulator BPSK merupakan tahapan kedua Test Point 2 seperti yang terlihat pada Gambar 12. Hasil pengujian *balanced modulator* ditunjukkan pada Gambar 15.



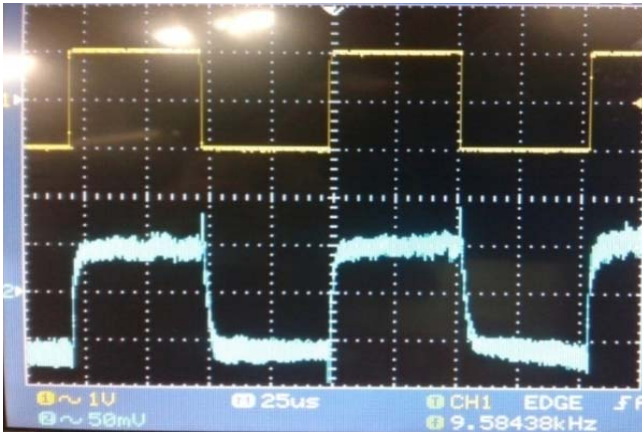
Gambar. 15. Hasil pengujian *balanced modulator*.

Channel 1 merupakan sinyal dari *function generator* yang menjadi input pada *balanced modulator*, channel 2 merupakan output *balanced modulator*. Terlihat bahwa hasil keluaran *balanced modulator* telah mendekati hasil input digital, dimana *balanced modulator* mengembalikan sinyal informasi yang sebelumnya telah tercampur dengan sinyal *carrier*.

Parameter hasil pengujian terlihat pada osiloskop dimana dengan nilai *time/div* sebesar $25\mu\text{s}$ sehingga $T_b = 50,5 \mu\text{s}$, untuk channel 1, tegangan *V-peak-to-peak* sebesar 1.52V dan frekuensi sebesar $9,628\text{kHz}$, sedangkan pada channel 2 yang merupakan output *balanced modulator*, nilai tegangan *V-peak-peak* sebesar $1,20\text{V}$ dan frekuensi sebesar 9.642kHz . Terdapat selisih frekuensi pada output *balanced modulator* sebesar 14Hz , frekuensi tambahan disebabkan karena adanya rugi-rugi pada alat ukur, tetapi masih dalam batas toleransi yang artinya pada titik *balanced modulator* perangkat bekerja sesuai dengan yang diharapkan.

C. Pengujian dan Pengukuran demodulator BPSK

Pengujian dan pengukuran LPF pada demodulator BPSK merupakan tahapan terakhir Test Point 3 seperti yang terlihat pada Gambar 12. Pengujian ini juga merupakan pengujian output demodulator BPSK secara keseluruhan. Hasil pengujian demodulator BPSK ditunjukkan pada Gambar 16.



Gambar. 16. Hasil pengujian demodulator BPSK

Pada gambar 16 channel 1 merupakan input dari *function generator* yang dihubungkan ke modulator dengan frekuensi 9600 Hz atau yang terlihat pada osiloskop sebesar $9,584 \text{ kHz}$ dan channel 2 merupakan output dari demodulator BPSK dengan frekuensi hasil pengukuran sebesar $9,601 \text{ kHz}$. Perbedaan frekuensi sebesar $\pm 17 \text{ Hz}$ ini masih dalam kategori nilai toleransi. Dari hasil pengukuran, didapatkan nilai parameter yaitu *time/div* sebesar $25\mu\text{s}$, sehingga $T_b = 50,5 \mu\text{s}$, nilai T_b yang dihasilkan telah memenuhi *baud rate* yang diinginkan yaitu 19200 baud , nilai *Vpeak-to-peak* pada channel 1 sebesar 2.08V , dan pada channel 2 sebesar $0,184 \text{ V}$. Penurunan level amplitudo dan distorsi sinyal disebabkan karena rugi-rugi penggunaan konektor pada saat demodulator diintegrasikan dengan modulator.

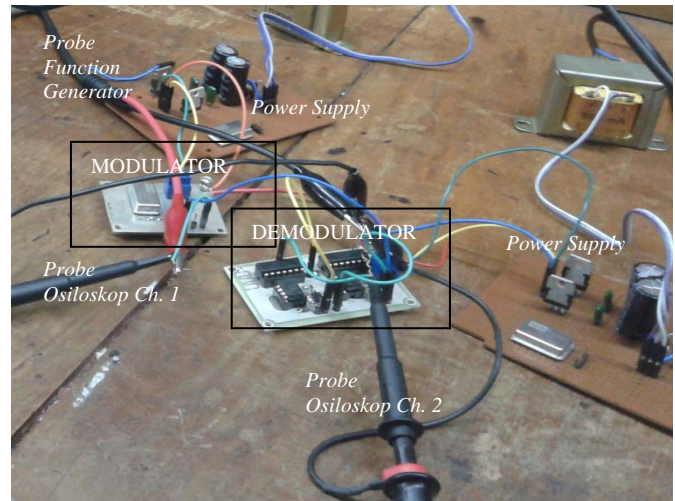
Pada saat amplitudo keluaran dari modulator mengalami penurunan, maka rangkaian *shapping* yang berfungsi untuk menyempurnakan bentuk digital pada demodulator tidak bekerja dengan maksimal sehingga level amplitudo yang

dihasilkan pada keluaran demodulator mengalami penurunan, rangkaian *shapping* akan bekerja maksimal jika input level amplitudo berkisar $3-6 \text{ V}$.

V. KESIMPULAN

Perancangan dan pembuatan demodulator BPSK untuk komunikasi citra pada *ground station* dapat bekerja sesuai dengan kriteria perancangan, yang mana mampu bekerja pada *baud rate* 19200 baud/s . demodulator BPSK juga menghasilkan sinyal output sebesar $9,601 \text{ KHz}$ dan berada pada $IF 70 \text{ MHz}$.

LAMPIRAN



Gambar.17. Pengujian modulator demodulator BPSK

UCAPAN TERIMA KASIH

Penulis mengucapkan terima kasih kepada tim penelitian strategis nasional 2012 Kemdikbud “Pengembangan stasiun bumi untuk komunikasi data, citra, dan video dengan satelit LEO VHF/UHF/S-band menuju kemandirian teknologi satelit” yang telah memberikan dukungan finansial.

DAFTAR PUSTAKA

- [1] Tsamsakizoglou, Moysis., “*Radiation Tolerant Satellite Communication Modern*”, Master of Science Thesis., KTH Electrical Engineering, Stockholm, Sweden, 2012.
- [2] Siahaan, M Lena., “Rancang bangun modulator BPSK untuk komunikasi citra pada ITS-Sat” Institut Teknologi Sepuluh November Surabaya, Tugas Akhir, 2013.
- [3] Killen, Harold B., “*Digital Communication with fiber optics and satellite application*”, Prentice-Hall, Inc. 1988
- [4] Dondon, Philippe., “Design of low cost BPSK modulator/demodulator for a practical teaching of digital modulation techniques”, version 1, Franch, 19 Dec 2008.
- [5] G. Kolumban, “Phase-Locked Loops” article in The Encyclopedia of RF and Microwave Engineering, K. Chang, (Ed.), vol. 4, pp. 3735–3767, Wiley, New York, 2005.
- [6] Ludwig, Reinhold., & Bretchko, Pavel., “*RF Circuit Design*” Prentice-Hall, Inc., 2000.